News Letter

CREST・さきがけ ナノエレクトロニクス研究領域

Vol.1
June 2014

Contents

P.2 戦略的創造研究推進事業（CREST・さきがけ）
素材・デバイス・システム融合による革新的ナノエレクトロニクスの創成
研究総括　桜井貴康（東京大学 生産技術研究所 教授）
副研究総括　横山直樹（富士通研究所　フェロー）

P.4 平成25年度採択研究概要

P.5 極低消費電力回路実現を目指した III-V 族半導体トンネル MOS トランジスタの開発
東京大学大学院工学系研究科　高木信一

P.6 導電性高分子中にスピンの流れを作り出すことに室温で初めて成功
慶應義塾大学理工学部　安藤和也

P.7 電子スピンが作る磁気渦「スキルミオン」を光や電子線の照射により制御する方法を発見
青山学院大学理工学部　望月維人

P.8 数字で見る半年の成果

独立行政法人
科学技術振興機構
Japan Science and Technology Agency

戦略的創造研究推進事業（CREST・さきがけ）
素材・デバイス・システム融合による
革新的ナノエレクトロニクスの創成

研究総括
桜井貴康
（東京大学 生産技術研究所 教授）

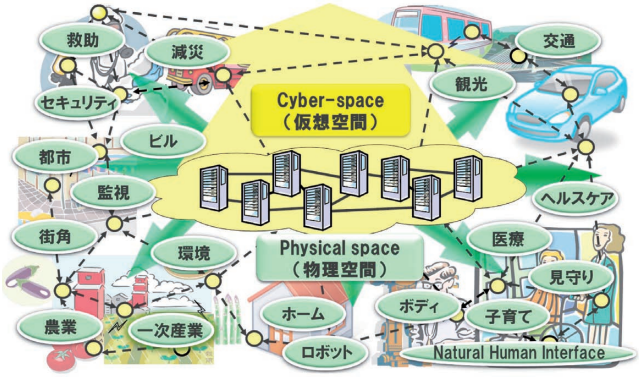
副研究総括
横山直樹
（富士通研究所　フェロー）

ナノエレクトロニクスは、インターネットやスマートフォン、パソコン、クラウドなどの通信インフラや情報処理インフラを構築する上で不可欠な重要技術であり、現代の情報化社会を可能ならしめているテクノロジーと言っても過言ではありません。ここ数十年間、ナノエレクトロニクスの進歩は、主として素子の微細化に支えられてきました。微細化すれば、性能も向上し、コストも低減されるためです。しかしながら、ここにきて微細化に頼っているだけでは前進できない状況になってきています。一つは、微細化も永遠ではないことが、もう一つは、微細化だけでは今後の多くの社会課題を解くためには不十分であることが認識され始めたためです。

図は現在のナノエレクトロニクスを取り巻く環境を示したものです。情報インフラが中央にあり、益々進歩させる必要がありますが、それとともに、ナノエレクトロニクスをより物理空間に適用し、人々の安全、安心、効率的で豊かな暮らしを支え、社会課題を解決する一助とさせることも期待されています。このような状況に鑑み、関係の方々のご努力により平成25年度に制定されたのが、本 CREST・さきがけ研究領域です。わが国が強い材料やナノテクノロジー、ナノデバイス技術などを使って、新しいアプリケーションやサービスを生む革新的なナノエレクトロニクス基盤を創成することが目標となっています。

この研究領域の一つの特徴は、ナノエレクトロニクスを使ったシステムの超低消費電力化や多機能化の実現に向け、素材レイヤー、デバイスレイヤー、システムレイヤーなど複数のレイヤーを融合させながら課題達成を追及するところです。特に CREST 領域では、複数のレイヤーにまたがった研究グループが協力・協働するような体制で課題達成型基礎研究が行なわれています。また、個人型のさきがけ領域では、若手研究者のチャレンジングな基礎研究が行われていますが、領域全体として将来の複数レイヤーでの融合が可能となる研究課題を選定しています。また CREST 領域とさきがけ領域の情報交換を密とするとともに、さきがけ成果のCREST への取り込みも視野に入れております。

この度、本CREST・さきがけ領域のニュースレターを発刊する運びとなりました。多くの方々に、本領域での研究成果などを素早くお伝えし、情報を共有していただくとともに、各種のフィードバックなども頂きつつ、より多くのイノベーションを育てられるメディアになれば幸いです。



図．安全・安心・豊かなくらしを創るエレクトロニクス

アドバイザー

CREST

石内　秀美	㈱東芝　技術・イノベーション部　部長
井上　淳樹	㈱富士通研究所　ICT システム研究所　主席研究員
清水　　徹	ルネサスエレクトロニクス㈱ 第一事業本部グローバル事業戦略統括部　主管技師長
高柳万里子	㈱東芝　セミコンダクター＆ストレージ社　技術企画部　参事
田原　修一	日本電気㈱　中央研究所　理事
知京　豊裕	物質・材料研究機構 MANA ナノエレクトロニクス材料ユニット ユニット長
津田　建二	国際技術ジャーナリスト
中込　儀延	ルネサス エレクトロニクス㈱　第一事業本部　技師長
西村　　正	東京工業大学　大学院理工学研究科　連携教授
久本　　大	㈱日立製作所　中央研究所エレクトロニクス研究センタ 主管研究員

さきがけ

秋永　広幸	産業技術総合研究所　ナノエレクトロニクス研究部門　総括研究主幹
上田　大助	京都工芸繊維大学 ナノ材料・デバイス研究プロジェクト推進センター　特任教授
楠　美智子	名古屋大学　エコトピア科学研究所　教授
笹川　崇男	東京工業大学　応用セラミックス研究所　准教授
高井まどか	東京大学　大学院工学系研究科　教授
平山　祥郎	東北大学　大学院理学研究科　教授
福島　　伸	㈱東芝　研究開発センター　首席技監
水谷　　孝	中部大学　総合学術研究院　客員教授
武藤　俊一	北海道大学　大学院工学研究院　特任教授
森村　浩季	日本電信電話㈱　マイクロシステムインテグレーション研究所 グループリーダ、主幹研究員

研究領域の概要

本研究領域は、材料・電子デバイス・システム最適化の研究を連携・融合することにより、情報処理エネルギー効率の劇的な向上や新機能の実現を可能にする研究開発を進め、真に実用化しイノベーションにつなげる道筋を示していくことを目指します。

本研究領域で目標とするような、桁違いの情報処理エネルギー効率の向上と新機能提供の達成には、単に微細化技術の進展だけに頼るのではなく、革新的基盤技術を創成することが必要です。これらは、インターネットや情報端末などをより高性能化し充実してゆくのに必須であるとともに、センサやアクチュエータなどを多用して物理世界と一層の係わりをもった新しいアプリケーションやサービスを創出するのにも役立ちます。

具体的な研究分野としては、新機能材料デバイス、炭素系や複合材料・単原子層材料など新規半導体や新規絶縁物を利用した素子、量子効果デバイス、低リークデバイス、新構造論理素子、新記憶素子、パワーマネージメント向け素子、物理世界インターフェイス新電子デバイス、非ブール代数処理素子などのナノエレクトロニクス材料や素子が考えられていますが、これらに限定することなく、新規機能性材料や新材料・新原理・新構造デバイスの追求を進めていきます。一方、これらを真のイノベーションにつなげるためには、アプリケーションやシステム、アーキテクチャ、回路技術などがシナジーを持って連携あるいは融合する必要があります。そのために、実用化を見据えることによる、素材技術やデバイス技術の選別や方向性の最適化を積極的に推進します。

このような領域横断的な科学技術の強化ならびに加速によって、革新的情報デバイス基盤技術の創成を目指します。

募集・選考・研究領域運営にあたっての研究総括の方針

1）技術レイヤー間の融合

本研究領域は、ナノ材料、ナノデバイス、設計・回路、アーキテクチャ、システムなどの技術レイヤーの融合による革新的な情報処理デバイス基盤技術創成を目指します。

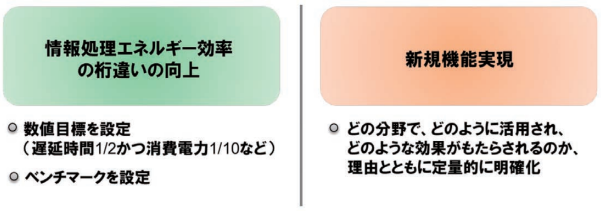
取り分けCRESTタイプ（チーム型研究）では、各レイヤー間の有機的連携や融合を促進するために、異なるレイヤーの研究者が協働して成果を出すことを推奨します。PI（研究代表者）はどのレイヤーを専門にしていても結構ですが、他のレイヤーを専門とする共同研究者を組み込んでチームを構成して提案することを必須とします。よって、チームには、ナノ材料レイヤーあるいはナノデバイスレイヤーの研究者が参加していることが条件です。単に異なるレイヤーの研究者が名を連ねているのではなく、研究者が有機的につながることによってシナジー効果が生まれることが研究提案書の中で明確化されていることが必要です。レイヤーが異なると、最初に基盤に近いレイヤーの成果が出ないとそれを使用する上位技術レイヤーの研究ができないというタイミング的な齟齬が生じることもありますが、モデルやシミュレーションの活用、規模を徐々に拡大するなど、いくつかの工夫によってコンカレントな研究ができるような配慮が必要となります。この配慮に関しても、研究提案書に明確化されていることが強く望まれます。

一方、さきがけタイプ（個人型研究）では、ナノ材料、ナノデバイス、それぞれ単独レイヤーでの提案も採択の対象としますが、設計・回路やシステムについても言及した提案を推奨します。さらに、設計・回路、アーキテクチャ、システム、それぞれのレイヤーでの提案も採択の対象としますが、それを実現するためのナノ材料やナノデバイス技術が現存、あるいは、近い将来手に入る可能性が高い提案を推奨します。

2）目標

これまで情報化社会を下支えしてきたシリコンデバイスですが、近年その進歩の根源をなしていた微細化や集積化が限界を迎え始めています。それを踏まえ、本研究領域は微細化の進展だけに頼らずに、今後ともナノエレクトロニクスが情報化社会基盤の向上に貢献し続け、エネルギー環境問題、少子高齢化問題、健康安全社会の実現、インフラの老朽化など、わが国あるいはグローバルな社会的課題を解決する一助として活用されるよう、革新的なナノエレクトロニクス基盤技術の創成を目指しています。また、このような努力を通じて産業の国際競争力を高めることを指向しています。この目的を達成するためには、情報処理エネルギー効率の桁違いの向上や新規機能実現が必須と考えています。情報処理エネルギー効率の向上とは一定のエネルギー（電力 × 時間）で、より多くの情報処理ができることであり、低消費電力化や高速化さらには多機能化が有効と考えられます。提案には、エネルギー効率の桁違いの向上の理由が定量的に記述されていることが望まれます。ここで、情報処理とは広義に解釈し、情報蓄積や情報伝送も含まれることとします。一方、新規機能実現に関しては、情報処理基盤の向上やスマート社会の実現、スマートハウス、交通、ヘルスケア、医療、パーソナルモビリティー、ロボット、セキュリティーやヒューマン・インターフェイスなどエレクトロニクスがより広範に人々の生活に貢献できるような提案を期待します（位置同定、時間同定、エネルギーハーベスト、無線給電、セキュアな短距離無線通信、神経インターフェイス、多様さに対応したハードウェアなどに資する基盤ナノエレクトロニクスデバイスなど）。提案では研究成果がどのような分野でどのように活用され、どのような効用をもたらすのかが、その理由とともに定量的に明確化されていることが望まれます。

現在、自動運転や自動学習など高度な情報処理を低電力で行う要求も高くなっています。リアルタイム性の向上、画像認識、暗号などのセキュリティー、ディープラーニングやデータストーレッジなど新たなアルゴリズムを低電力で行う情報処理デバイス基盤技術の提案も期待します。



3）イノベーション戦略

科学技術を実用化し、真のイノベーションにつなげるために、アプリケーションに言及することも重要です。従って、創出された基盤技術がどのようなアプリケーションやサービスの強化や新規創出につながるかについても、その理由とともに記述されていることが望ましいと考えます。このように実用化やイノベーションを常に意識しながら研究内容を吟味し、選択し、修正してゆくことを推進すべく、研究の最終フェーズでは実システムによるデモンストレーションをしていただきたいと考えています。

CREST タイプでの研究提案は、成果を示す実デバイスを使用したデモンストレーションを必須とし、どのようなものを考えているかについて、定量性をもって明確に記載されていることを条件とします。また、イノベーションを加速する上で産業界の参画を強く歓迎いたします。さきがけタイプでの研究提案は、実デバイスによるデモンストレーションを必須としませんが、さきがけ終了後２年以内にデモンストレーションができるものを推奨します。

本研究領域では、CRESTタイプとさきがけタイプの一体的運営を進め、さきがけタイプ研究のCRESTタイプ研究への取り込みを推進するとともに、平成26年度より発足するCREST「二次元機能性原子・分子薄膜の創製と利用に資する基盤技術の創出」研究領域など関連する他の研究領域や事業との連携を図ります。また、研究の進展に応じて、全国の研究機関や枠組み（つくばイノベーションアリーナや文部科学省ナノテクノロジープラットフォーム、関係団体等）との連携や協働を促進します。

平成25年度採択研究概要

CREST 1

極細電荷チャネルとナノ熱管理工学による極小エネルギー・多機能センサプラットフォームの創製

内田　建　慶應義塾大学 理工学部 教授

LSIと融合し、生体および環境からの様々な情報を従来よりも3桁高いエネルギー効率で収集するセンサシステムの共通基盤技術を創製します。センサ部にはナノスケールの極細電荷チャネルを利用します。さらに、超分子による分子認識を利用することで多様な標的物質を選択的・電気的に検出する機能を創発します。本研究で創製されたセンサシステムはスマートフォンに搭載することで会話中の呼気から健康状態を診断する技術などに応用でき、安全・安心・豊かな社会の創出に大きく貢献すると期待されます。

CREST 2

極低消費電力集積回路のためのトンネル MOSFET テクノロジーの構築

高木信一　東京大学大学院 工学系研究科 教授

CMOS と比較して大幅に低い電圧で動作して集積回路の消費電力を大きく低減できるバンド間トンネル型 FET の開発を行います。バンド間トンネル型FETは、トンネル電流をゲート電圧で制御する新しいデバイスです。本研究では、実用的で高性能のデバイス技術を開発すると共に、トンネル FET の設計技術や回路技術を構築し、0.3V以下で動作しうる極低消費電力のシステムの実現を目指します。

CREST 3

炭素系ナノエレクトロニクスに基づく革新的な生体磁気計測システムの創出

波多野睦子　東京工業大学大学院 理工学研究科 教授

本研究では、ダイヤモンド半導体での特異な物性を用いた2次元磁気イメージセンサの要素技術を創出し、生体及び細胞計測への適用可能性を検証することを目的とします。ダイヤモンド中の窒素 - 空孔複合体（NV センタ）は、固体で唯一、常温大気中で単一スピンを操作・検出することが可能であり、高感度で高空間分解能な磁気センサの実現が期待できます。炭素系ナノ物性理論、新機能材料、プロセス、ナノデバイス、磁気計測プロトシステム、生体／細胞計測アプリケーションの各レイヤに渡る融合的な研究開発を行います。

さきがけ 1

アメーバ計算パラダイム：時空間ダイナミクスによる超高効率解探索

青野真士　東京工業大学 地球生命研究所 准教授

環境に効率的に適応する粘菌アメーバのユニークな並列処理法に学んだ「アメーバモデル」は、有名な組合せ最適化問題である充足可能性問題の膨大な解候補の中から、従来最速の確率的局所探索手法より桁違いの高速で正解を発見できます。アメーバモデルをナノ電子素子や量子ドットなど様々なナノデバイスで実装し、タンパクの構造予測など様々な応用で威力を発揮する、超小型・超低消費電力のデバイスを開発する方法論を確立します。

さきがけ 2

二次元原子薄膜の積層システムの創製とナノエレクトロニクスへの展開

吾郷浩樹　九州大学 先導物質化学研究所 准教授

多様な原子薄膜からなる積層システムを気相成長法（CVD法）により連続合成、あるいは多重転写を行うことにより、世の中に存在しない人工的な原子積層材料を創出するとともに、層間へのインターカレーションや自己組織化膜との融合を通じて、新たな電気・光機能性を創出し、フレキシブルで省電力な次世代ナノエレクトロニクス材料へと展開していきます。

さきがけ 3

スピンホールエンジニアリングによる省エネルギーナノ電子デバイスの創出

安藤和也　慶應義塾大学 理工学部 専任講師

ナノ領域における電流−スピン流変換効率の制御・増幅原理「スピンホールエンジニアリング」の開拓により、スピンホール効果を基軸とした超省エネルギーナノスピントロニクス技術を創出します。電荷・スピン輸送の空間分離という著しい特長により、スピンホール効果による超高効率スピン流生成が可能となります。本研究は、既存デバイス原理の延長線上にはない省エネルギー「スピンホールデバイス」を実現します。

さきがけ 4

有機・シリコン融合集積フォトニクスによる超高速電気光学デバイス

井上振一郎　(独)情報通信研究機構 未来 ICT 研究所 主任研究員

本研究は、巨大な電気光学（EO）効果を発現する有機π共役材料とシリコンナノ構造プラットフォームとを融合することで光と電気信号をナノ空間内で自在に制御し、超高速・極低消費エネルギー・高集積型の EO 変調デバイスや光・電子融合回路の実現を目指します。100GHz を超える超高速性や温度無依存化などの新機能性を追求し、CMOS フォトニクスなどの従来素子では不可能な光・電子融合技術の新領域を開拓します。

さきがけ 5

極薄ナノ金属酸化膜をもつ抵抗変化型メモリ

大野武雄　東北大学 原子分子材料科学高等研究機構　准教授

酸素中性粒子ビームを用いた極薄ナノ金属酸化膜の新規な形成手法を確立し、それを用いたイオンと原子の移動に基づく抵抗変化型メモリの試作とその動作実証を試みます。メモリ素子をナノサイズ化してスイッチング現象に寄与するイオンと原子の数を数えられる程度にまで減らすことで、0.1pJ 以下の低消費電力、0.1V 以下の低しきい値電圧および0.1ns 以下の高速スイッチング時間を目指します。

さきがけ 6

遷移金属内包シリコンクラスターを用いた低消費電力トランジスタ材料・プロセスの創出

岡田直也　(独) 科学技術振興機構 さきがけ研究者

遷移金属内包シリコンクラスターを単位構造とする新しい半導体薄膜の化学気相反応成膜法を開発します。これによって、膜の材料構造や組成を原子レベルで制御し、超高キャリア濃度、Si や Ge との理想的な接合特性、バンドエンジニアリングや高移動度といった既存の Si 材料科学では成し得ない物性を追究します。この膜を用いてトランジスタの高性能化を実現し、情報機器の低消費電力化、高速化に貢献します。

さきがけ 7

カイラル磁気秩序を用いたスピン位相エレクトロニクスの創成

戸川欣彦　大阪府立大学大学院 工学研究科 准教授

カイラル磁性体において固有に現れる“巨視的スピン位相秩序”を用い、スピン位相エレクトロニクスを創成します。これは磁気の根源である電子スピンの位相を制御し操るための基盤技術となります。巨視的スピン位相コヒーレンスに起因して発現する量子機能を活用し、情報処理技術を格段に向上させるための基盤原理（マルチビット化や高速ソリトン伝達など）を創出し、革新的情報処理磁気デバイスを創製するための道筋をつけます。

さきがけ 8

階層融合型機能的冗長化による次世代低電力デバイス向け高信頼化設計

原　祐子　東京工業大学大学院 理工学研究科 准教授

本研究では、次世代低電力デバイスによるシステムの低消費電力化・高信頼化を実現する設計手法を開発します。次世代低電力デバイスは、今まで以上に信頼性・寿命が大きな問題です。機能冗長化という新たな高信頼化手法を確立し、システムの各階層から包括的に適用することで、コスト・信頼性・消費電力効率の改善を目指します。更に、最新 FPGA や ASIC でプロトタイプを作成し、定量的に本研究提案の有効性を評価します。

さきがけ 9

単原子膜ヘテロ接合における機能性一次元界面の創出とエレクトロニクス応用

宮田耕充　首都大学東京大学院 理工学研究科 准教授

本研究では、「単原子膜」における異種物質の接合を実現し、接合部に生じる「1次元界面」のナノエレクトロニクス応用を目指します。特に、研究者らが独自に取り組んできたグラフェン・窒化ホウ素（BN）等のヘテロ接合界面における構造制御と機能開発に関する研究を発展させ、極限的な微細伝導チャネルを活かした電界効果トランジスタや単原子厚デバイスを実現する手法を開拓します。

さきがけ 10

高いデバイス機能を有するナノスケールトポロジカル磁気テクスチャの理論設計

望月維人　青山学院大学 理工学部 准教授

磁気デバイスにおける「高密度化」と「省電力化」の革新的な飛躍を目指し、1. ナノスケールの小さいサイズ、2. 低い閾値外場、3. 外乱に対する安定性と、4. 高い動作温度といった高いデバイス機能を併せ持つ新しい「ナノスケールトポロジカル磁気テクスチャ」を磁性体中に実現する方法を理論的に設計・探索し、それらを光、熱、電場、電流などの外部パラメータにより効率的に生成、消去、駆動する方法を理論的に解明します。

さきがけ 11

水素終端4族単原子層を用いた室温動作新機能素子の創成

安武裕輔　東京大学大学院 総合文化研究科 助教

水素終端Ⅳ族単原子層はバルクⅣ族半導体とは異なる機能（高電子移動度、直接遷移化）の発現が期待されている新規機能性材料です。本研究では水素終端ゲルマニウム単原子層を作製し、①電界効果トランジスタの動作実証、②発光・受光素子機能と歪によるバンド変調との新規融和素子、③光・電子スピン注入・検出能評価に関する研究を行い、革新デバイスを下支えする新規機能性材料と新規能素子の創成を目指します。

さきがけ 12

強誘電体と機能性酸化物の融合による不揮発ナノエレクトロニクス

山田浩之　(独) 産業技術総合研究所 電子光技術研究部門 主任研究員

本研究では、強誘電ナノスケール超薄膜において必然的に生じるリーク電流（トンネル効果）を積極的に活用した新しいタイプの抵抗変化スイッチング機能を開拓します。特に、電極材料に活用しうる金属材料と強誘電体との間の界面に着目してその特徴や役割を体系的に追究し、明らかになった界面機能をさまざまな酸化物材料の特長を駆使して最適化することにより、不揮発メモリ機能の高性能化を目指します。

さきがけ 13

単一電子量子回路の集積化へ向けた基盤技術の開発

山本倫久　東京大学大学院 工学系研究科 助教

量子力学的な波の状態を保つコヒーレントな電子には、エネルギーの損失や発熱を伴わないという特徴があります。本研究では、電子が出払った空乏化した電気回路に電子を1個単位で注入し、そのコヒーレントな伝播を利用して量子演算を実行する素子を集積するための技術を開発します。この技術を用いて高いエネルギー効率を持つ演算回路を実現すると共に、究極の情報処理能力を持つ量子計算機の基盤技術を確保します。

極低消費電力回路実現を目指した III-V 族半導体トンネル MOS トランジスタの開発

高木信一
東京大学大学院工学系研究科

研究の目的、社会的意義

近年急激な増加を示しているIT機器の消費電力の低減には、LSI中で使われる MOSFET の電源電圧の低減が焦眉の課題です。しかし従来の MOSFET では、オンとオフの状態を低電圧で切り替えることが困難なため、電源電圧を下げられないという本質的問題がありました。この問題を解決可能な新原理素子として、トンネル電流をゲート電圧により制御するトンネルFETが注目され始めています。本研究は、その最適な構造や材料が明らかにし、極低電圧動作に優れた素子特性を実現することを目的としています。

研究成果

トンネルFETにおいて、オン電流とオフ電流の差を大きくとるためには、電子の量子力学的トンネリングを起こすエネルギー障壁の幅を非常に薄くすること、更にこのトンネル電流を大きくすることができる材料上の工夫を施すことが必要です。そこで今回、我々は、InGaAs（In：インジウム、Ga：ガリウム、As：ヒ素）というバンドギャップが狭くトンネリングを起こしやすい材料を使用すると共に、トンネル FET においてトンネリングを起こすソース側のpn接合を、亜鉛の拡散により形成することにより、現在主流で用いられているトランジスタと同様の MOS 型かつ横型（プレーナ）構造を用いながらも、極めて薄いエネルギー障壁幅を形成することに成功しました（図１）。結果として、この素子において、わずかな電圧変化で急峻に電流を切り替えることと、オン電流とオフ電流の大きな比を得ることの両方を、同時に実現することに成功しました。

InGaAs 中での亜鉛の独自の拡散挙動により、亜鉛は、亜鉛濃度の高い部分では高い拡散係数を、濃度の低い部分では低い拡散係数を持ちます。この結果として、InGaAs 中に亜鉛を固層拡散すると、自動的に極めて急峻な不純物分布が形成され、この結果、極めて薄いエネルギー障壁幅を有する pn 接合が形成できることを初めて見出すと共に、この現象を高性能のトンネルFETの特性実現に結びつけることに成功しました。結果として、トランジスタにおいて、電流を一桁変化させるために必要なゲート電圧の変化量である S 係数と呼ばれる電流変化の急峻性の尺度において、64mV/decade（decade は電流一桁の分の意味）、またオン電流とオフ電流の比として2×10^6 というこれまでのトンネル FET で最も大きい値を実現しました（図２）。

トンネルFETは、現在、将来の極低消費電力集積回路に必須の素子として世界的に認知されているため、その研究開発は、世界的な企業・国立研究機関・大学などの間で、しのぎを削る開発研究が現在進められています。今回の研究成果は、これまでインテルやベルギーの研究機関 imec、カリフォルニア大学バークレー校、スタンフォード大学などから報告されているトンネルFETの特性を上回る性能を実現しています（図３）。

今後の展開

今後、素子構造や材料を最適化することにより、電流変化の急峻性を更に高めながら、高いオン電流と低いオフ電流の両方を実現できる素子の実証を進め、従来のトランジスタと比べて極めて低い0.3V 程度の電圧で動作しうるトンネル FET の開発を推進します。更に、現在のSiトランジスタ工程と整合性のよい方式での製造技術を確立することで、微細化に頼ることなく、極低電圧動作・極低消費電力動作を実現する LSI への適用を目指します。

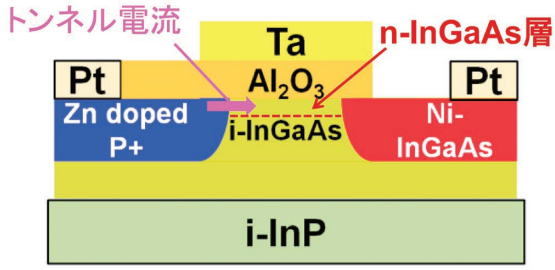


図１　今回実現したトンネル FET のデバイス構造
ここで、チャネルとなる InGaAs は InP 基板上に作られており、亜鉛（Zn）拡散の p 型ソース領域と Ni-InGaAs という合金層からなるドレイン領域が形成され、白金（Pt）電極によりコンタクトが形成されている。MOS 構造のゲート絶縁膜には Al_2O_3が、ゲート電極にはタンタル（Ta）が使われている。ゲート電圧印加により、InGaAs 表面が高濃度の n 型となり、表面にトンネル電流が流れる。

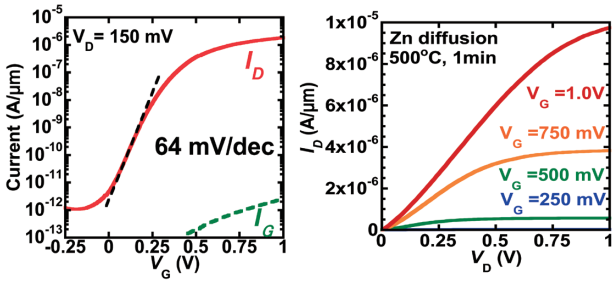


図２　今回作製したトンネル FET の電流 - 電圧特性。
左図は、ドレイン電流とゲート電圧の関係を、右図はドレイン電流とドレイン電圧の関係（パラメータは、ゲート電圧）を示す。

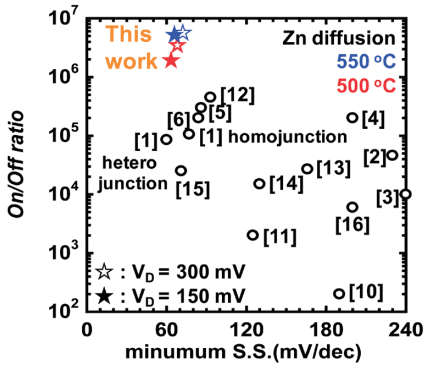


図３　作製した素子の他の研究グループから報告されているトンネル FET との特性の比較。
ここで、横軸は、S 係数、縦軸は、オン電流とオフ電流の比である。S 係数は小さいほど、またオン電流とオフ電流の比は、大きいほど優れた特性である。○は他の研究グループの報告結果、☆は今回の研究成果である。

掲載論文情報

M. Noguchi, S.-H. Kim, M. Yokoyama, O. Ichikawa, T. Osada, M. Hata, M. Takenaka, and S. Takagi, "High I_{on}/I_{off} and low subthreshold slope planar-type InGaAs Tunnel FETs with Zn-diffused source junctions", Tech. Dig. International Electron Device Meeting（IEDM）（2013）p. 683-686

プレスリリース URL

http://www.t.u-tokyo.ac.jp/epage/release/2013/2013121001.html

導電性高分子中にスピンの流れを作り出すことに室温で初めて成功

安藤和也
慶應義塾大学理工学部

研究の目的、社会的意義

電子は電気と磁気両方の性質を併せ持っています。従来のエレクトロニクスが電気のみを利用してきたのに対し、磁気（スピン）の流れ「スピン流」を利用することで、超低消費電力デバイスや量子コンピュータといった次世代の電子技術が実現されます。しかし、これまでスピン流の輸送に利用できる物質は金属や無機半導体に限定されていました。本研究は、電気を流すプラスチック「導電性高分子（有機半導体）」中にスピン流を作り出しその性質を明らかにすることで、スピン流デバイス技術の応用範囲を劇的に広げます。

研究成果

スピン流による次世代省エネルギー電子技術の実現には様々な物質中でこの性質を調べることが必要であり、特に現在のエレクトロニクスの基幹材料である金属や無機半導体において10年以上にわたりスピン流の詳細な研究が進められてきました。しかし、あらゆる物質中にスピン流を作り出すことは容易ではなく、スピン流の性質が理解されている物質は限られていました。

今回の研究では、金属や無機半導体と比較して柔軟性に富み、薄くて軽く曲げられトランジスタ回路や発光デバイスを作製できるだけでなく、印刷技術を利用して低価格化・大面積化が容易で次世代のエレクトロニクス材料と期待される導電性高分子に注目しました。導電性高分子にスピン流を作り出し、この性質を明らかにするため、代表的な高移動度導電性高分子であるPoly（2,5-bis（3-hexadecylthiophen-2-yl）thieno[3,2-b]thiophene）（PBTTT）をスピン流の注入素子（パーマロイ）とスピン流の検出素子（白金）で挟んだ三層構造を作製しました（図１）。この三層構造にマイクロ波を照射してスピン流の注入素子層で磁気共鳴を駆動することで導電性高分子中にスピン流を流し込み、導電性高分子中を流れたスピン流を検出するために白金層に生じる電圧を測定しました。この測定の結果、電圧信号が磁気共鳴と同時に検出され、導電性高分子中にスピン流が流れたことが実証されました。この結果から導電性高分子中のスピン流の減衰長が200ナノメートル程度であることが明らかとなり、さらのこの温度依存性測定から電気伝導度との関係を調べることによって、スピン流の減衰がスピン軌道相互作用によって生じていることを世界で初めて明らかにしました。これまで金属や無機半導体と同様に導電性高分子においてもスピン流の減衰長は移動度の向上によって長くなると信じられてきましたが、金属や無機半導体とはスピン流の伝導メカニズムが異なり、導電性高分子中ではこの常識が通用しないことが今回初めて示されました。この発見により、移動度を低下させることで有機材料中のスピン情報保持時間を劇的に長くすることが可能であることが初めて明らかとなりました。この重要な性質は他の物質とは顕著に異なるものであり、導電性高分子を利用したスピントロニクスデバイスの設計に非常に重要な指針となる発見です。

今後の展開

本研究の重要な点は、導電性高分子中に室温でスピンの流れを作り出すことに成功し、この性質を世界で初めて明らかにしたことにあります。今回新しく確立したこの方法を利用することで、分子構造とスピン流伝導の関係を調べることが可能になりました。有機材料は非常に弱いスピン軌道相互作用のため、金属や無機半導体と比較して顕著に長いスピン緩和時間を示します（図２）。このためスピン情報の保持に最も適した材料のひとつとして期待されます。今後は本手法を更に広範囲の導電性高分子に応用し、有機材料中のスピン緩和・伝導メカニズムを解明することにより、フレキシブルで且つ低コスト・大面積化が可能な有機エレクトロニクスのメリットを最大限利用した「プラスチックスピントロニクス」を切り拓きます。

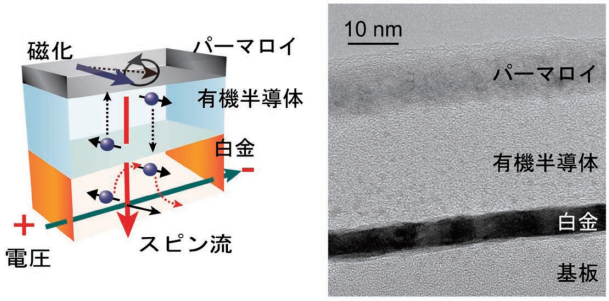


図１． 三層スピン流注入検出構造。スピン流注入層（パーマロイ）から有機半導体層へスピン流が注入され、このスピン流が有機半導体層を通り過ぎるとスピン流検出層（白金）に電圧が生じる。右図は実験に用いた試料の透過型電子顕微鏡像。

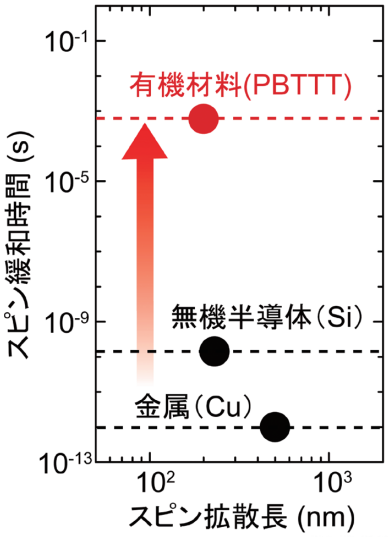


図２． スピン緩和時間の比較。有機材料の結果は今回得られたもの。

掲載論文情報

S. Watanabe*, K. Ando*, K. Kang, S. Mooser, Y. Vaynzof, H. Kurebayashi, E. Saitoh, and H. Sirringhaus, * equal contribution, "Polaron Spin Current Transport in Organic Semiconductors,"
Nature Physics 10, 308-313（2014）.

プレスリリース URL

http://www.keio.ac.jp/ja/press_release/2013/kr7a4300000d687v.html

電子スピンが作る磁気渦「スキルミオン」を光や電子線の照射により制御する方法を発見

望月維人
青山学院大学理工学部

研究の目的、社会的意義

現代の高度情報化社会において、より情報量密度が高く、消費電力が小さい記憶・論理デバイス実現への要請が高まっています。ある種の磁性体中で近年発見された「スキルミオン」と呼ばれる電子スピンの渦状構造は、そのような次世代デバイスを実現できる可能性を秘めています。本研究は、このスキルミオンを実際に情報担体として利用するために、それを小さな消費エネルギーで自在に制御する方法を探索することを目的としています。

研究成果

鏡に映した像が互いに重なることのない結晶構造を持つ磁性体（キラル磁性体）の試料に、磁場を印加すると、磁場と垂直な試料面に「スキルミオン」と呼ばれる電子スピンが渦状に配列した磁気構造が出現します（図１）。このスキルミオンは、３から100ナノメートルの非常に小さなサイズであることに加え、比較的高い温度（物質によっては室温程度）で安定に存在し、また、通常の磁気構造に比べて10万分の１から100万分の１の微小な電流で駆動できるなど、高い情報密度と広い動作温度範囲、小さな消費電力といった高性能な磁気記憶・演算デバイスへの応用に有利な性質を備えていることが分かってきました。

このようなスキルミオンを、実際に次世代磁気デバイスの情報担体として実用化するには、小さなエネルギー消費で、それを駆動・生成・消去する方法の確立が不可欠になります。最近、電流を使ってスキルミオンを制御する方法の研究が、世界中の研究者により精力的に行われています。しかし、電流による制御には、ジュール熱発生による多大なエネルギー損失が伴うため、大きな問題となっていました。そこで、電流以外の外部パラメータによる新しいスキルミオンの制御方法の確立を目指し、研究に取り組みました。

本研究では、キラル磁性体であるマンガン（Mn）とケイ素（Si）の化合物MnSiと、銅（Cu）と酸素（O）とセレン（Se）の化合物Cu2OSeO3を薄い膜状に成形し、そこに磁場をかけることで現れるスキルミオンを、試料に電子線を照射して磁気構造を観察するローレンツ電子顕微鏡を使って観察しました。すると、両方の試料において、三角格子状にスキルミオンが配列した「スキルミオン結晶」が、時計回りに回転する現象を発見しました。この不思議な回転現象の起源を明らかにするために、熱揺らぎが引き起こす磁化ダイナミクスの数値シミュレーションを行い、その回転現象が照射された電子線により薄膜試料に誘起される同心円状の温度勾配に由来することを突き止めました（図２）。一方で、温度勾配がない熱平衡状態の場合には、このような回転現象は起こらないことを確認しました。さらに、この現象の物理的機構を解明するために、「スキルミオン」と「スピンの集団振動（マグノン）の流れ」との相互作用に基づいた理論を構築しました。その結果、高温側から低温側に向かう温度勾配に沿った拡散的なマグノンの流れが、スキルミオンの渦状スピン配列が作る仮想的な磁場によって曲げられる「トポロジカルマグノンホール効果」と呼ばれる現象が起こり、スキルミオンはその反作用によって逆方向である時計回りに回転することを明らかにしました。

今後の展開

本研究で発見したスキルミオンの制御方法は、熱励起したマグノンの拡散流とスキルミオンとの相互作用を利用しているため、原理的には円形ディスク内での回転運動だけでなく、並進運動を含む様々な運動の駆動が可能です。より複雑な回路内で効率的かつ自在にスキルミオンを駆動するために、与える温度勾配や回路形状に対するダイナミクスの依存性や、電流駆動など他の方法とのハイブリッドの可能性を検討し、スキルミオン磁気デバイスの実用化を目指します。（他の磁気記憶・論理素子と比較したスキルミオン素子の特徴について、図３をご覧ください。）

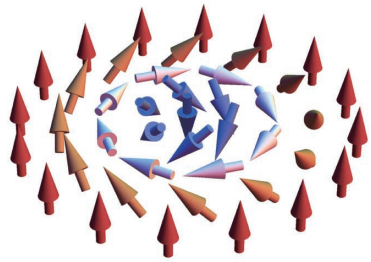


図１：スキルミオンの模式図。電子スピン（矢印）が渦状に配列した構造をしている。スピンの向きは、中心と外周で互いに反対向きで、中心から外周に向かって連続的にねじれていく。

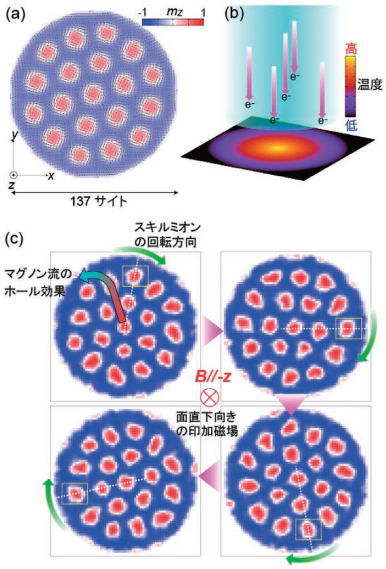


図２：(a) シミュレーションで用いた円形ディスク内のスキルミオン結晶。(b) シミュレーションで仮定した同心円状の温度勾配。ローレンツ電子顕微鏡内の試料では、電子線が照射されている部分の温度がわずかに上昇し、このような温度勾配が生じると期待される。(c) シミュレーションで得られた回転するスキルミオン結晶のスナップショット。四角で囲ったスキルミオンに注目すると、スキルミオン結晶全体が時計回りに回転していることが分かる。熱揺らぎが誘起するスピンの集団振動（マグノン）は、温度勾配に沿って拡散的に流れるが、このマグノン流はスキルミオンが作る磁場により曲げられ、その反作用でスキルミオンが時計回りに回転する。

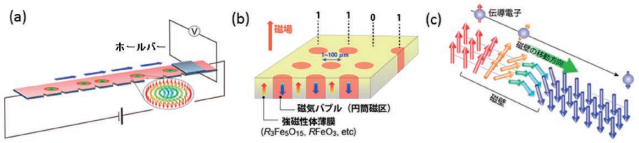


図３：(a) スキルミオンを情報担体として使うスキルミオントレインメモリの概念図。(b) 1980年代に実用化された磁気バブルを情報担体として使うバブルメモリの概念図。(c) IBM社などで研究が進められているレーストラックメモリの基幹技術である強磁性磁壁の電流駆動の概念図。

表１：情報担体としての「磁気バブル」、「強磁性磁壁」、「スキルミオン」の性能比較。スキルミオンは、磁気バブルに比べて100万倍の情報密度が実現できると考えられる。また、強磁性磁壁に比べて100万分の１の電流で駆動できる。本研究では、電流以外に光・電子線照射により励起されたマグノン流を使う新しいスキルミオンの駆動原理を発見した。その機構による消費エネルギーはまだ見積もられていないものの、マグノン流は電流と異なりジュール熱発生を伴わないため、省エネルギー高効率な駆動方式になる可能性がある。

表１

素子	磁気テクスチャ	サイズ	発現機構	制御機構（駆動）
バブルメモリ	磁気バブル	1 - 100 ミクロン	磁気異方性（希土類元素）	回転磁場
レーストラックメモリ	強磁性磁区	0.1 - 3 ミクロン	磁気異方性，磁気相互作用	電流（j_c=10^{10}-10^{12}A/m^2）
スキルミオントレインメモリ（仮）	スキルミオン	3 - 100 ナノメートル	DM相互作用（反転対称性の破れ）	電流（j_c=10^5-10^6A/m^2）・電場 マグノン （光・電子線，温度勾配）

高密度（バブルメモリの100万倍の情報密度）

希土類フリー

・レーストラックメモリの100万分の1の電流で駆動できる
・電場でも駆動できる（ジュール熱発生によるエネルギー損失なし）
・光や電子線によるマグノン励起でも駆動できる（本研究成果）

掲載論文情報

M. Mochizuki, X. Z. Yu, S. Seki, N. Kanazawa, W. Koshibae, J. Zang, M. Mostovoy, Y. Tokura, and N. Nagaosa,
“Thermally Driven Ratchet Motion of a Skyrmion Microcrystal and Topological Magnon Hall Effect”, Nature Materials 13, 241-246（2014）, doi :10.1038/nmat3862

プレスリリース URL

http://www.riken.jp/pr/press/2014/20140127_1/

数字で見る半年の成果

CREST

雑誌論文

国内　1件
海外　4件

口頭発表

国内　16件（うち、招待講演　6件）
海外　 7件（うち、招待講演　2件）

特許出願

国内　1件

新聞報道

2件

さきがけ

雑誌論文

海外　10件

口頭発表

国内　17件（うち、招待講演　11件）
海外　12件（うち、招待講演　 8件）

特許出願

国内　3件

新聞報道

4件

受賞

1件

〔連絡先〕
戦略研究推進部　グリーンイノベーショングループ
〒102-0076 東京都千代田区五番町7 K's 五番町
TEL:03-3512-3531　FAX:03-3222-2066